

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-38826

⑬ Int. Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月19日

H 01 L 21/302

M

8223-5F

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 テーパエッチング方法

⑯ 特 願 平1-175189

⑰ 出 願 平1(1989)7月6日

⑱ 発 明 者 高 橋 美 紀 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 発 明 者 原 田 秀 樹 鹿児島県薩摩郡入来町副田5950番地 株式会社九州富士通
エレクトロニクス内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 出 願 人 株式会社九州富士通エ
レクトロニクス 鹿児島県薩摩郡入来町副田5950番地

㉒ 代 理 人 弁理士 井 桁 貞一

明 細 書

テーパエッチング方法。

1. 発明の名称

テーパエッチング方法

2. 特許請求の範囲

(1) 絶縁層上にレジスト層を形成する工程、

該レジスト層に開孔を形成する工程、

遠紫外光を照射し且つ該レジスト層をリフロー
温度まで上昇させて該開孔の側面にテーパを形成
する工程、

該レジスト層及び該開孔内に表出する該絶縁層
を、異方性を有し且つ該レジストと該絶縁層の
エッチングレートがほぼ等しいドライエッチング
手段により全面エッチングして、該絶縁層に、該
開孔の側面とほぼ等しい角度のテーパを側面に有
するパターンを形成する工程を有することを特徴
とするテーパエッチング方法。

(2) 前記遠紫外光照射の温度範囲を制御するこ
とによって該レジスト層の該開孔側面のテーパ角
度の制御を行うことを特徴とする請求項1記載の

3. 発明の詳細な説明

(概 要)

絶縁層のテーパエッチング方法、特にテーパを
側面に有するパターンを形成する方法に関し、

ポリイミド層に開孔を形成する際にその開孔側
面のテーパ角度を制御することが可能なポリイミ
ドのテーパエッチング方法の提供を目的とし、

絶縁層上にレジスト層を形成する工程、該レジ
スト層に開孔を形成する工程、遠紫外光を照射し
且つ該レジスト層をリフロー温度まで上昇させて
該開孔の側面にテーパを形成する工程、該レジス
ト層及び該開孔内に表出する該絶縁層を、異方性
を有し且つ該レジストと該絶縁層のエッチング
レートがほぼ等しいドライエッチング手段により
全面エッチングして、該絶縁層に、該開孔の側面
とほぼ等しい角度のテーパを側面に有するパター
ンを形成する工程を有し構成される。

〔産業上の利用分野〕

本発明は絶縁層のテーパエッチング方法、特にテーパを側面に有するパターンを形成する方法に関する。

近時、半導体装置の高密度、高集積化に伴ってその配線形成面に存在する凹凸段差は激しくなっており、配線金属層のステップカバレッジ性の不足から断線発生の頻度が増大し、半導体装置の信頼性が低下するという問題が生じている。

そこで配線形成面になる層間絶縁膜を、塗布形成によるポリイミド層を用い下部の段差を埋めて平坦に形成することによって、断線等による配線品質の低下を防止する方法が用いられる。

一方、上記配線金属層のステップカバレッジ性の不足による断線等の発生は、ポリイミド層に形成される配線のコンタクト窓部においても高頻度で発生するので、これを防止するためにコンタクト窓の側面をテーパ状に形成する方法がとられるが、半導体装置が高集積化され素子が微細且つ高密度化された際には、コンタクト窓側面のテーパ

角度を案子設計に際してのパターンルールに則って所望の急な角度に制御する必要があり、それが可能なポリイミドのテーパエッチング方法が要望されている。

〔従来の技術〕

従来、ポリイミドよりなる層間絶縁膜に、側面にテーパを有するコンタクト窓を開孔する際にはウエットエッチング方法が用いられていた。

即ちその方法は第4図(a)に示すように、例えば二酸化シリコン(SiO₂)等からなる下層絶縁膜52上にアルミニウム(Al)等からなる下層配線53が形成されているシリコン(Si)基板51上に、上記下層配線53を完全に埋没するポリイミド層54を塗布形成した後、このポリイミド層54上にネガレジスト層55を形成し、次いでフォトリソプロセスによりこのレジスト層55の前記下層配線53の上部領域にエッチング用開孔56を形成する。

そして、上記レジスト層55をマスクにし、ヒドラジン等によるウエットエッチングを行って第4

3

図(b)に示すように、前記レジスト層55のエッチング用開孔56内に表出するポリイミド層54を選択的に溶解除去してコンタクト窓57を形成する方法であった。

〔発明が解決しようとする課題〕

しかし、従来の上記ウエットエッチングによる方法においては、ポリイミド層54のエッチングが等方的に進行するために、第4図(b)に示されるようにコンタクト窓57が、側面に一定角度の緩やかなテーパを有し、開口部寸法(w_2)が底部寸法(w_1)に比べポリイミド層54の厚さ(d)に対応して大幅に拡大された一定の形状に形成される。

そのため、設計に際してのパターンルールを縮小し、素子の微細化、高密度化を図って半導体装置を一層高集積化しようとする際、コンタクト窓のみがポリイミド層の厚さに対応して広く拡がった開孔寸法に形成されるために、半導体装置の高集積化が妨げられるという問題を生ずる。

そこで本発明は、ポリイミド層に開孔を形成す

4

る際に、その開孔側面のテーパ角度を、例えば前記断線防止等に支障を生じない程度の急な所定角度に制御することが可能なポリイミドのテーパエッチング方法の提供を目的とする。

〔課題を解決するための手段〕

上記課題は、絶縁層上にレジスト層を形成する工程、該レジスト層に開孔を形成する工程、遠紫外光を照射し且つ該レジスト層をリフロー温度まで上昇させて該開孔の側面にテーパを形成する工程、該レジスト層及び該開孔内に表出する該絶縁層を、異方性を有し且つ該レジストと該絶縁層のエッチングレートがほぼ等しいドライエッチング手段により全面エッチングして、該絶縁層に、該開孔の側面とほぼ等しい角度のテーパを側面に有するパターンを形成する工程を有する本発明によるポリイミドのテーパエッチング方法によって解決される。

5

6

〔作 用〕

レジスト層にはほぼ垂直な開孔を形成し、このレジスト層をリフローした際、上記開孔の側面に形成されるテーバの角度は、リフロー前のレジスト層のキュアーの程度によって異なり、キュアーがより進んでいるもの程テーバの角度が急になる性質がある。

また、レジストのキュアーは遠紫外光照射によって進行し、且つ遠紫外光が照射されるレジストの温度が高い程キュアーの進行が早いという性質がある。

そこで本発明の方法においては、遠紫外光照射温度の制御によってリフロー前のレジスト層のキュアーの程度の制御した後、このレジスト層をリフローすることによって、レジスト層に予め形成された開孔の側面にリフローによって形成されるテーバの角度を、絶縁層に形成しようとする開孔に要求される所望の角度に制御する。そしてこの所望のテーバ角度に制御された開孔を有するレジスト層をマスクにし、レジストと絶縁層に対

してほぼ等しいエッチングレートを有する異方性ドライエッチング手段による全面エッチングにより、レジスト層及びその開孔内に表出する絶縁層をエッチングすることによって、レジスト層に形成されていた開孔とほぼ同一の側面テーバ形状を有するパターンを絶縁層に投影形成する。

以上により本発明の方法によれば絶縁層に形成するパターン側面のテーバ角度を、より高稜積化される際のパターンルールに沿うように、従来より急峻な角度に制御することが可能になる。

〔実施例〕

以下本発明を、図示実施例により具体的に説明する。

第1図(a)~(d)は本発明に係る一実施例の工程断面図、第2図(a)~(c)は本発明の一実施例に係るレジストプロセスのプロファイル図、第3図(a)~(c)は本発明の一実施例に係るレジストリフローの状態図である。

全図を通じて同一対象物は同一符号で示す。

7

第1図(a)参照

本発明のテーバエッチング方法により、ポリイミドよりなる層間絶縁膜に、所要角度のテーバを側面に有するコンタクト窓を形成するに際しては、例えば、従来通り、図示しない半導体素子が形成された半導体基板1上にSiO₂等からなる下層絶縁膜2が形成され、その下層絶縁膜2上にAl若しくはAl合金等からなる下層配線3が形成され、この下層配線3形成面上に層間絶縁膜として、前記下層配線3等によって生ずるの段差を平坦に埋め且つ下層配線3上を0.5~1μm程度の厚さで覆うようにポリイミド層4が形成されてなる被加工半導体基板を用いる。そしてこの被加工基板上に、例えば前記下層配線3上のポリイミド層4より厚い例えばZPP-3200(日本ゼオン製)等のノボラック系ポジレジスト層5をスピコートし、通常通り80~100℃程度の温度でブリークを行った後、通常のフォトリソグラフィにより、上記ポジレジスト層5における前記下層配線3の上部領域に例えば1~1.5μm角程度のほぼ垂直な

8

側面7を有する第1の開孔6を形成する。

そしてこのレジスト層5を、窒素(N₂)中においてリフロー温度以下の所定温度に加熱しながら遠紫外光(Deep UV)を照射して、所定の程度にキュアーせしめる。なおこのDeep UV照射に際しては、例えばキセノン水銀ランプによる出力500W程度のDeep UV光源を用い、20cm程度の距離から照射が行われる。

第1図(b)参照

次いで、この被処理基板を更に上記N₂中において例えば300℃程度まで昇温し、上記レジスト層5をリフローさせて、前記レジスト層5の第1の開孔6の側面に所定の角度を有するテーバを形成する。図中、107は斜面状の側面を示す。

上記Deep UV照射とリフロー処理を含むレジストプロセスにおいて第2図(a)に示すように、レジスト層をリフロー温度(300℃)まで昇温する過程において100~150℃の間Deep UV照射によるキュアーを行い、引き続いて300℃まで昇温してこのレジスト層をリフローさせたものにおいては、

9

10

第3図の(a)に示すリフロー状態図のように、第1の開孔の側面には例えば θ 、 \approx 約60度程度のテーバが形成され、第2図(b)に示すように、レジスト層をリフロー温度(300℃)まで昇温する過程において100~190℃の間Deep UV照射によるキュアを行い、引き続き300℃まで昇温してこのレジスト層をリフローさせたものにおいては、第3図の(b)に示すリフロー状態図のように、第1の開孔の側面には例えば θ 、 \approx 約70度程度のテーバが形成され、また第2図(c)に示すように、100℃からレジストのリフロー温度300℃まで引き続いてDeep UV照射キュアを行ったものにおいては、第3図の(c)に示すリフロー状態図のように、第1の開孔の側面には例えば θ 、 \approx 約80度程度の急なテーバが形成される。

そこで、上記Deep UV照射の温度を所定の温度範囲に制御することにより、Deep UV照射を行わないノンキュアの場合の図示されない約45度程度から上記リフロー温度まで引き続いてDeep UV照射を行った約80度程度の間で、上記レジスト層

の開孔側面のテーバ角度を自由に制御することが可能であり、且つそのテーバ角度は上記キュア条件によって均一に制御される。

第1図(c)参照

次いで、レジスト層5をマスクにし、酸素(O_2)をエッチングガスに用い基板面に対して垂直な異方性を有するリアクティブイオンエッチング(RIE)方法による全面エッチング手段により、上記マスクに用いているレジスト層の表面及び、レジスト層5に形成されている前記側面にテーバが形成された第1の開孔6内に表出しているポリイミド層4の表面を、上記第1の開孔6の下部に下層配線3の上面を表出するまでエッチングする。なお、この際のエッチング条件は、レジストとポリイミドがほぼ等しいエッチングレートを示す条件、例えばエッチングガス圧0.01~0.08 Torr、エッチングパワー0.5~1 W/cm²程度に選ばれる。

これによって前記第1の開孔6の形状はそのままポリイミド層4に投影され、ポリイミド層4に、側面にレジスト層5の第1の開孔6と等しい所定

1 1

のテーバ角度 θ (例えば60~80度)を有し、底部に下層配線3の上面を表出する第2の開孔即ちコンタクト窓8が形成される。

なおこの全面エッチング工程において、ポリイミド層4が薄く目減りすることが許されるならば、マスクになるレジスト層5の厚さはポリイミド層4より薄く形成されても差支えない。

第1図(d)参照

以後、通常のポジレジストの剝離液によりポリイミド層4上部のレジスト層5の残層を除去し、本発明の方法によるポリイミド層4への斜面状側面107を有するコンタクト窓8の形成工程が完了する。

上記実施例に示したように本発明の方法によれば、ポリイミド層に投影されるレジストマスクの開孔側面のテーバ角度が、前述のように45~80度の間で高精度に制御されて均一に形成されるので、ポリイミド層に形成される開孔側面のテーバ角度も、同様に高精度で且つ均一に形成される。

なお本発明の方法は、ポリイミド層に限らず、

1 2

スピノングラス(SOG)等他の絶縁層にも適用される。

(発明の効果)

以上説明のように本発明に係るテーバエッチング方法によれば、ポリイミド層に、従来より急峻な所望の角度のテーバを側面に有するコンタクト窓を、容易に、且つ均一に形成することが可能になる。

従って本発明は、ポリイミドを層間絶縁膜に用いて配線形成面の平坦化が図られ、且つ高集積化される半導体装置の製造に特に有効である。

4. 図面の簡単な説明

第1図(a)~(d)は本発明に係る一実施例の工程断面図、

第2図(a)~(c)は本発明の一実施例に係るレジストプロセスのプロファイル図、

第3図(a)~(c)は本発明の一実施例に係るレジストリフローの状態図、

1 3

1 4

第4図(a)~(d)は従来方法の工程断面図である。

図において、

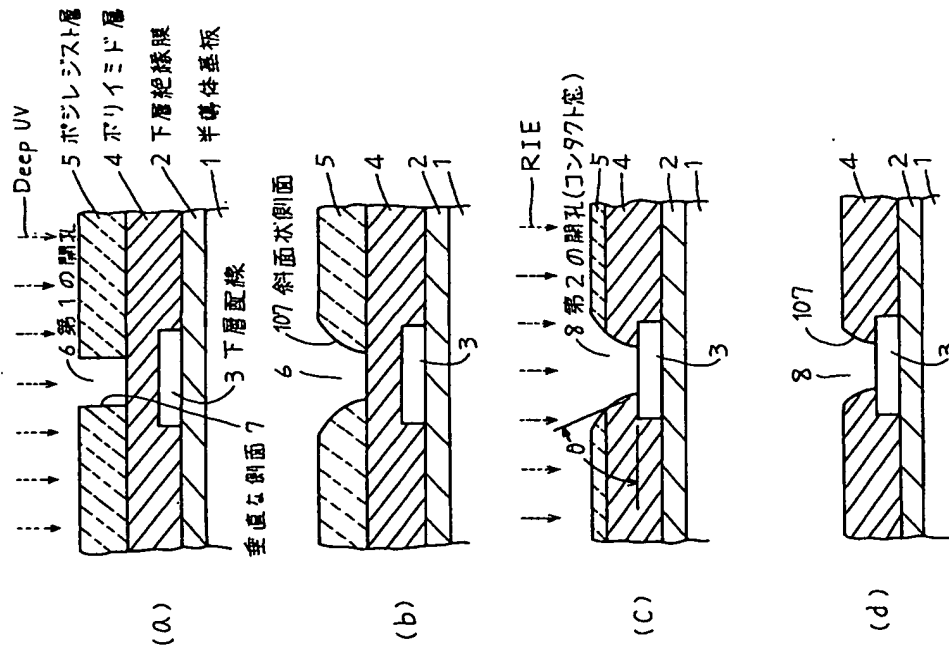
- 1 は半導体基板、
- 2 は下層絶縁膜、
- 3 は下層配線、
- 4 はポリイミド層、
- 5 はボジレジスト層、
- 6 は第1の開孔、
- 7 はほぼ垂直な側面、
- 8 はコンタクト窓(第2の開孔)

107 は斜面状の側面を示す。

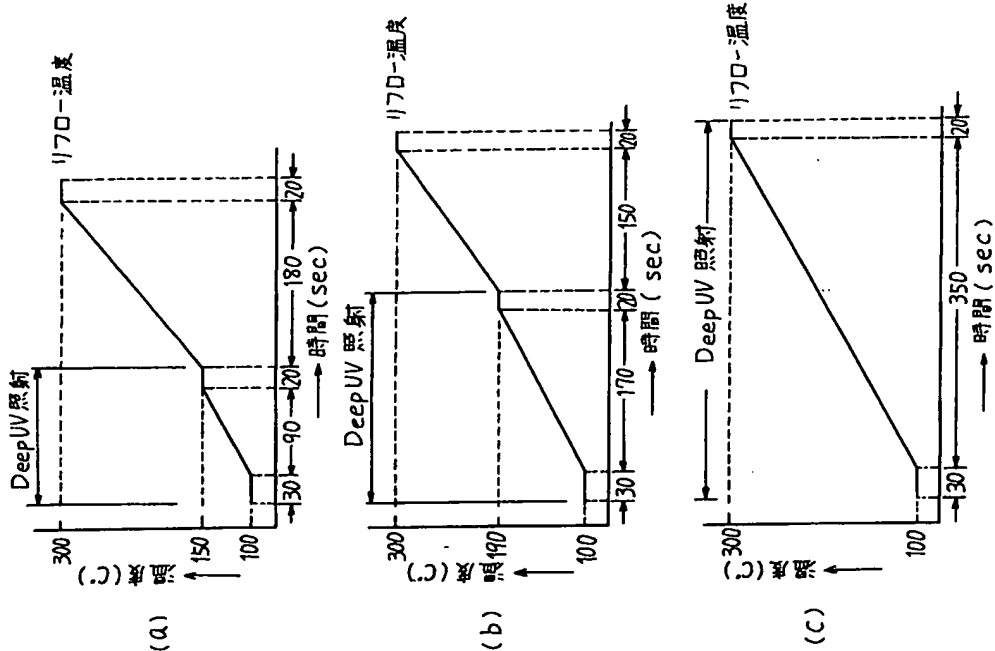
代理人 弁理士 井桁貞一



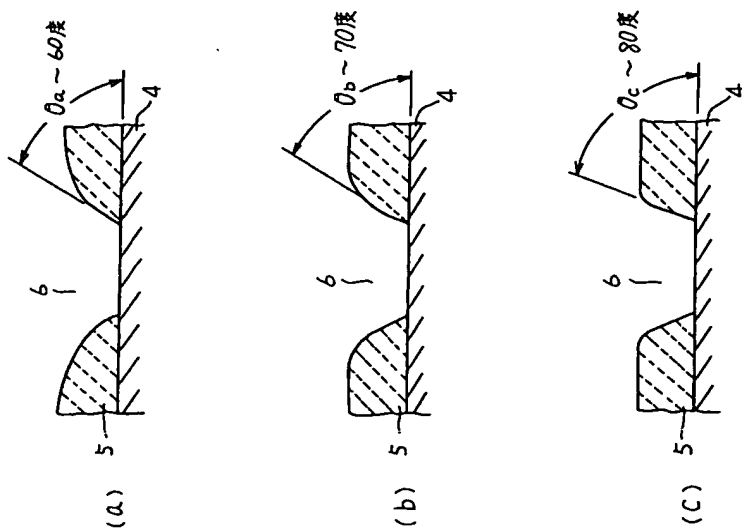
15



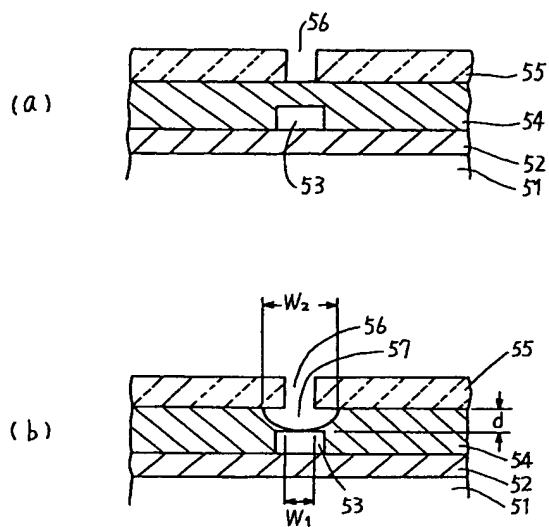
本発明に係る一実施例の工程断面図
第1図



本発明の一実施例に係るレジスタプロセスのプロファイル図 第2図



本発明の一実施例に係るレジスタリフロー状態図 第3図



従来方法の工程断面図
第 4 図

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-038826

(43)Date of publication of application : 19.02.1991

(51)Int.Cl.

H01L 21/302

(21)Application number : 01-175189

(71)Applicant : FUJITSU LTD
KYUSHU FUJITSU ELECTRON:KK

(22)Date of filing : 06.07.1989

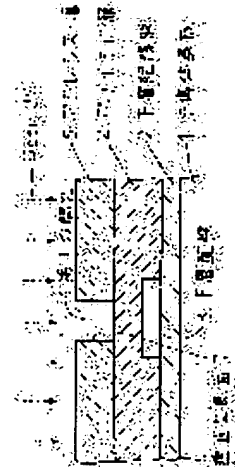
(72)Inventor : TAKAHASHI YOSHINORI
HARADA HIDEKI

(54) TAPER ETCHING

(57)Abstract:

PURPOSE: To control a taper angle at a side face of an opening to a steep prescribed angle by a method wherein a pattern which is provided with a taper of an angle nearly equal to that at the side face of the opening, is formed in an insulating layer.

CONSTITUTION: A curing degree of a resist layer 5 before a reflow operation is controlled by controlling an irradiation temperature of far ultraviolet rays; after that, an angle of a taper 10 formed by a reflow operation at a side face of an opening 6 which has been formed in advance in the resist layer 5 by a reflow operation of the resist layer 5 is controlled to a desired angle which is required from an opening which is to be formed in an insulating layer 2. The resist layer 5 and the insulating layer 2 exposed inside its opening 6 are etched by a whole-surface etching operation by an anisotropic dry etching means whose etching rate is nearly equal with reference to the resist and to the insulating layer 2 while the resist layer 5 having the opening 6 controlled to the desired taper angle is used as a mask. In this manner, a pattern having a side-face taper shape which is nearly the same as that of the opening 6 formed in the resist layer 5 is projected and formed in the insulating layer 2. Thereby, a taper angle at a side face of the pattern formed in the insulating layer 2 can be controlled to steep angle.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office